

アニーリングマシンを活用した次世代自動配線ツールの開発

— 電子機器設計の大幅な効率化を目指して —

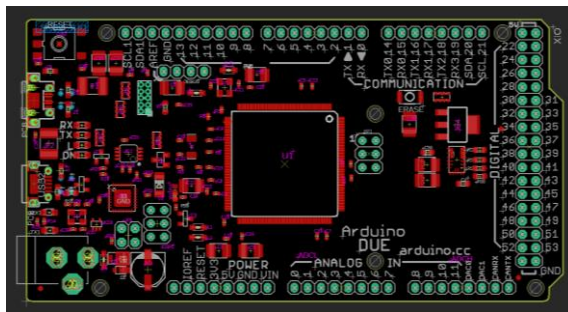
加藤駿典 永山虹空 遠山航汰

プリント基板の配線作業にかかる時間が膨大&自動化が困難

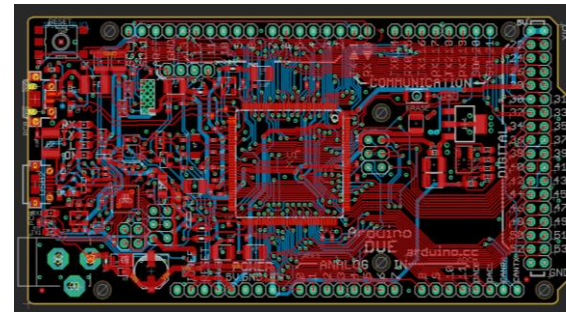


アニーリングマシンを活用することで高速かつ高性能な自動配線に挑戦

【配線前】

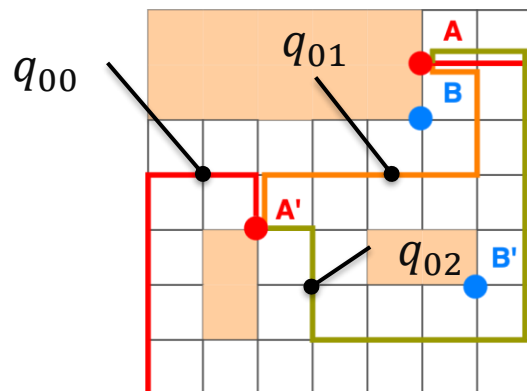


【配線後】

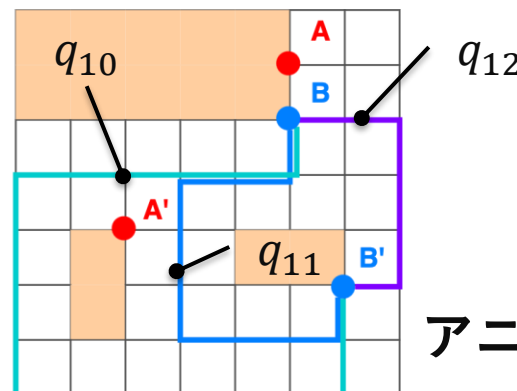


✓ 複数の候補経路から最適な候補をアニーリングにより選択する手法を開発！

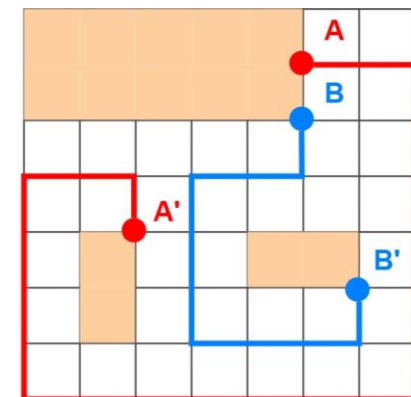
【配線0】



【配線1】



【選択された経路】



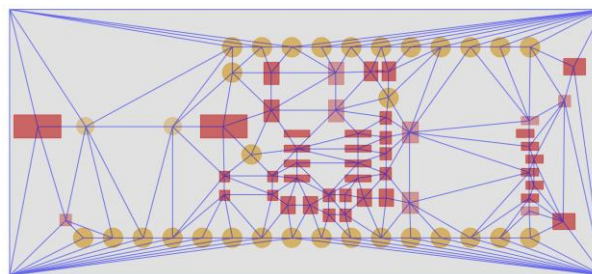
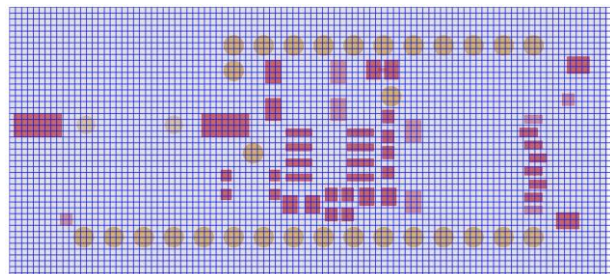
アニーリング



グローバルルーティング：配線経路の大まかな割り当てを行う工程

グリッド

グラフ



グローバルルーティングに適した
グラフを構築する手法を開発！
(グラフ上で候補経路を生成)



高速なグローバルルーティングを実現

大まかな配線経路を決定できる

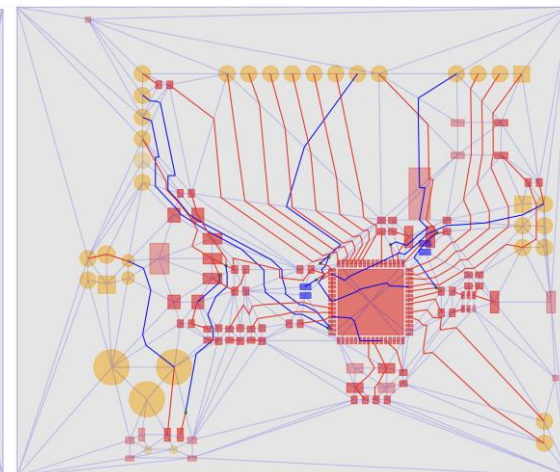
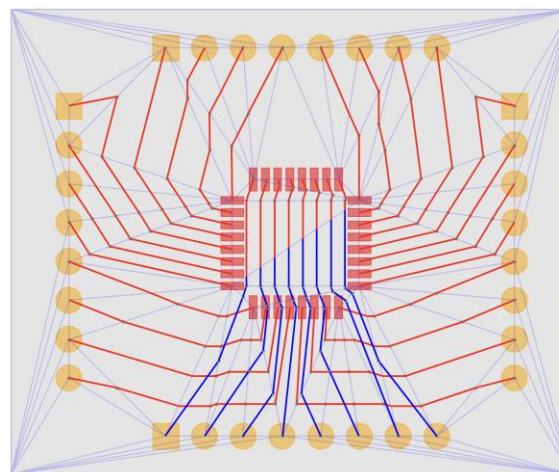
交差や長さ・ビア数を最小化するような定式化

$$\lambda_1 \sum_{i=0}^{M-1} \sum_{j=0}^{N-1} q_{ij} \left(\sum_{k \neq i} \sum_{l \neq j} C_{ijkl} q_{kl} \right) + \lambda_2 \sum_{i=0}^{M-1} \sum_{j=0}^{N-1} L_{ij} q_{ij} +$$

$$\lambda_3 \sum_{i=0}^{M-1} \sum_{j=0}^{N-1} V_{ij} q_{ij} + \lambda_4 \begin{cases} 1 & \left(\sum_{q_{ij} \in N} q_{ij} > D_N \right) \\ 0 & (\text{else}) \end{cases}$$

C_{ijkl} : 配線 i の候補 j と配線 k の候補 l の交差コスト

L_{ij} , V_{ij} : 配線 i の候補 j の経路長, ビア数, D_N : エッジNの容量



アニーリングマシンによる自動配線の最適化に成功！



電子機器の設計を大幅に効率化できる可能性