

フリーハードウェア実現のためのプラットフォーム —FPGA で実現する電子流通可能なハードウェア—

1. 背景

今日、コンピュータ上で動作するソフトウェアは、OS からプログラミング言語環境、アプリケーション・ソフトウェアに至るまでさまざまなオープンソース・ソフトウェア（フリー・ソフトウェア）が存在する。このオープンソース・ソフトウェアの最大の特長は、ソースコードが公開されていることで、誰でもプログラムの改良を行うことができ、「ソフトウェアが他者の手により自己発展していく」ことにある。これにより、OS のように複雑で大規模なソフトウェアのみならず、用途が特殊で需要が少ない等、商用化が困難なアプリケーション・ソフトウェアの実現も可能となっている。

一方、ハードウェアはソフトウェアのように容易な製造、複製が困難であるため、ユーザに無料で提供することは実質不可能である。またソフトウェアのようにインターネットを通じて世界中に即座に伝送することはできず、物理的輸送手段が必要となるため普及にも時間がかかる。同様の理由から回路のデバッグや新規格への対応、或いは機能の追加なども非常に困難である。このため現状ではユーザは数年毎に新しいハードウェア（コンピュータ）に買い換えることで対応している。しかし、もしこのコンピュータがソフトウェアと同様に、インターネットを通じて伝送することが可能であり、製造、複製、修正などが容易であったとしたら、現在のIT産業は根底から覆るだろう。提案する「フリーハードウェア」はFPGA を用いることでこれを可能にする。

2. 目的

本プロジェクトでは、オープンソース・ソフトウェアの特長をハードウェアであるコンピュータにまで拡張する「フリーハードウェア」の実現を目指す。具体的には、MPU、メモリ、各種I/O コントローラなど、コンピュータ・システムを構成するハードウェアを可能な限り FPGA 上にロードする回路構成情報としてソフトウェア化することで実現する（図1）。

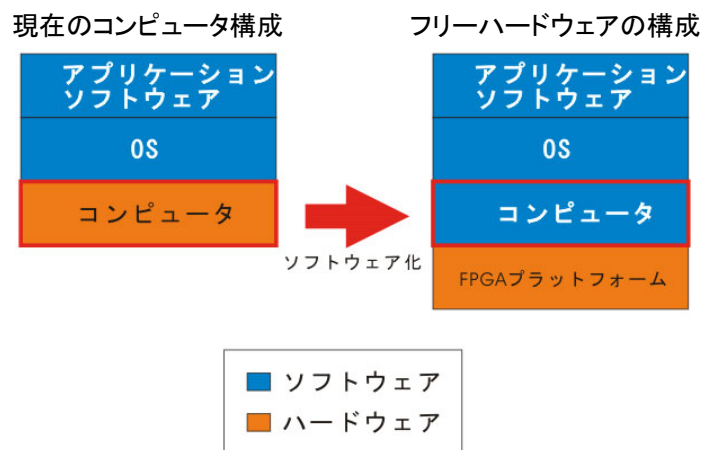


図1 フリーハードウェアの基本概念

3. 開発の内容

フリーハードウェアを実現するための主な課題として3つ考えられる。それは、

1. 市販の開発プラットフォーム(FPGAの搭載された基板)が高価である。
2. 周辺インターフェースの開発が必要であるなど、開発ターゲット以外のオーバーヘッドがあまりに大きい。
3. ソフトウェア開発人口に比べ、ハードウェア開発人口が圧倒的に少ない。

そこで本プロジェクトでは、

1. 開発プラットフォーム基板を開発してオープンソース化し、さらに安価に製造できるようプロモーション活動(展示会出展、執筆活動など)を行ってゆく。
2. コンピュータ・システムや組み込み機器開発に必要な周辺インターフェースIPを開発し、オープンソース化する。
3. 学生やアマチュア層にとって魅力的なアプリケーションを開発する。

3.1 FPGA プラットフォーム基板の開発

まず、プラットフォームとなる FPGA 基板(図2:SUSUBOARD Ver.1)を開発した。

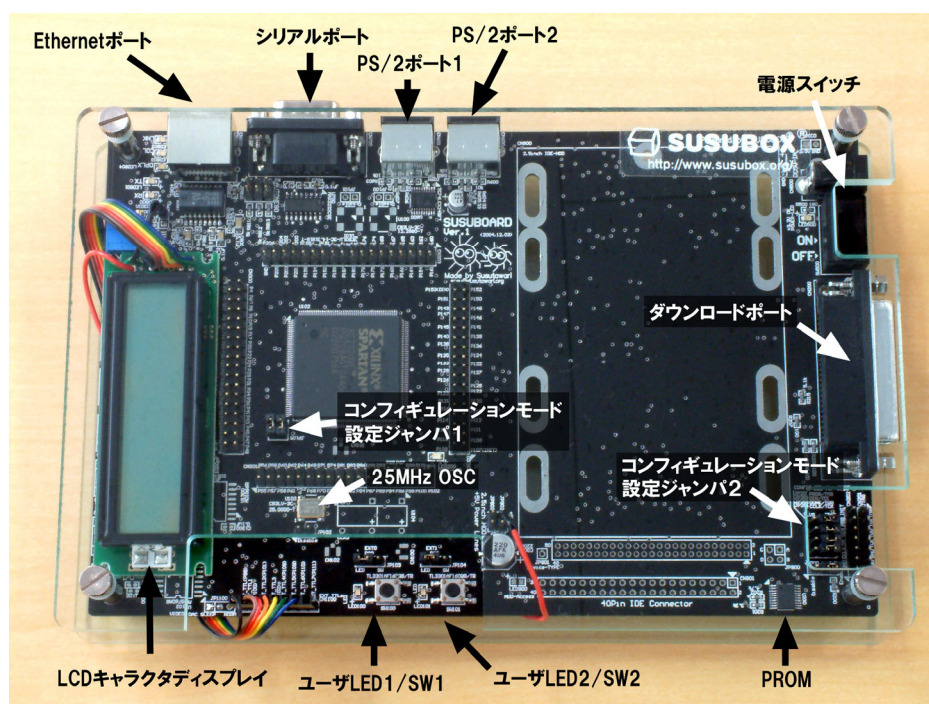


図2 実際に製造した FPGA プラットフォーム基板

今回開発した FPGA 基板は、10/100BASE-TX Ethernet インターフェースをはじめ PS/2 ポート、キャラクタ LCD インターフェース、RS-232C ポートなど種々のインターフェースを備えている。フリーハードウェアの実現においては、まず FPGA ボードを普及させる必要があり、汎用的でかつ安価なボードの開発が必要である。

3.2 周辺インターフェース IP の開発

FPGA の設計手法は、並列思考を基本とした従来からの階層設計が最適と考える。具体的には、最上位階層では機能ブロックのみの接続構成が記述されており、各機能ブロックは各種 HDL, C 言語, UML あるいは回路図や EDIF など、どのような言語や形式で記述されていても、最上位階層を記述するエントリから呼び出すことができれば良いとするものである。この最上位階層を記述する CAD ソフトウェアは容易に作成可能であり、既に市販されている製品の一部や、オープンソース・ソフトウェアを組み合わせても実現可能である。問題は、呼び出される各機能ブロックの設計が困難であり、オープンソース化されたものはまだ数が少ないことである。

そこで、本プロジェクトでは、この機能ブロックをオープンソースとして多数開発し、IP ライブラリとして提供することとした。これにより、本 IP をベースにユーザが自由に改良を加え、用途に応じて修正することが可能となり、各機能ブロック毎に独立した自己発展（バザール開発）を目指す。また、オープンソースであることで、学生やアマチュア層がハードウェアを一から学ぶことも可能である。なお、提供する IP は最高の実装効率と、この教育的効果も考えて、HDL ではなく全て回路図ベースで設計した。

今回の主要な開発対象としては、さまざまな応用が期待できる Ethernet Ver.2 コントローラを選択した。具体的なプロトコルとしては UDP/IP を実装することとした。UDP/IP は TCP/IP に比べ、再送要求などの処理が無いためデータの信頼性は低下するものの、処理が軽く、ストリーミングなどリアルタイム性の要求されるアプリケーションに向いている。今回開発した Ethernet コントローラ IP (UDP/IP-IP) を用いることで、ハードウェア開発者は自分の回路に容易にネットワーク制御の機能を実現することが可能となる。

3.3 アプリケーション IP の開発

Ethernet コントローラ IP の使われ方を想定した上で、よりユーザ・アプリケーションに近いサンプルとなるように、文字コードの相互通信を行う IP チャット装置を開発した。さらに IP パケット中の IP アドレスを取得して LCD に表示するサンプル回路（簡易 IP パケット・モニタ）、UDP を用いたサンプル回路であるリモート・スイッチ IP なども開発した。

これらの IP は当初、開発した FPGA 基板 SUSUBOARD Ver.1 向けのサンプルコードのみを提供する予定であったが、利便性を高めるため、現在一般に市販されている FPGA 基板向けサンプルコードなども作成した。

4. 従来の技術（または機能）との相違

本提案のコンピュータ・ハードウェアをオープンソース化ということ自身非常に未踏性が高いと考えているが、単に IP のライセンスをオープンソースとする点においてはまだ数少ないものの、OPENCORES(<http://www.opencores.org/>)が現在最も活発的である。

OPENCORESでは現在MPUや各種インターフェース回路など115種類以上のIPをGPLなどのオープンソース・ライセンスの下配布している。しかし、国内では現在まだ大規模なコミュニティは無く、個人や大学などが数個のIPを提供しているに過ぎない。またこれらのIPは単体で配布されているだけで、そのIPを用いたアプリケーション例などはほとんど提供されていない。これらのオープンソースIPを実際に利用するためには、そのアプリケーション例が重要であると考えており、本プロジェクトでは単にIPライブラリを開発、提供するだけに留まらず、容易に実装可能なアプリケーションまで提供してゆく予定である。

5. 期待される効果

「真のハードウェア」であるFPGA 基板はいくらその設計図をオープンソースとしても、基板製造という一般には誰もが容易には行えない工程を得なければ利用することができない。しかし、フリーハードウェアの実体である回路構成情報は、FPGA にロードするだけで誰でも容易に実行可能である。この「即座実行可能」なものをオープンソース化することで得られる効果は非常に大きく、しかもそれが今まで物理的な「ハードウェア」であったものであるならば、そのインパクトは非常に大きい。また、開発したIPはコンピュータ・システムなどを実現する上で必要となるインターフェース回路を中心にしており、研究機関や大学、あるいはアマチュア層で新しいMPUのアーキテクチャを研究する際に、そのMPUを用いたコンピュータの実現を容易にするなどの効果が期待できる。またMPUに限らず開発者は自分の開発したいターゲットに専念することができるようになる。今後さらに洗練し、企業などでも商品開発の際に利用できるようになれば、実質開発ターゲット以外のアウトソーシングとなり、開発期間の短縮、低コスト化なども期待できる。

6. 普及(または活用)の見通し

オープンソースの魅力は、これらがある一定レベル以上の完成度であれば、さまざまな開発者により魅力的な派生物が作られていく点にある。その度合いを評価することは難しいが、開発するフリーハードウェア(FPGA基板の設計図、IPとそのアプリケーション)がうまくバザール型開発工程に乗ったなら、ハードウェア・メーカ、オープンソース・コミュニティそれぞれにとって共に新しい風になると期待している。

7. 開発者名(所属)

相部 範之(国立大学法人 筑波大学 大学院 システム情報工学研究科 産学官連携研究員)

(参考)<http://www.susubox.org/>